

16. 1. 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

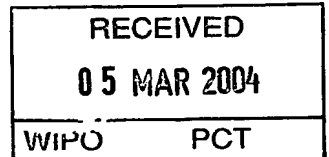
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 1 月 2 1 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 0 1 2 0 8 8
[ST. 10/C]: [J P 2 0 0 3 - 0 1 2 0 8 8]

出 願 人
Applicant(s): T D K 株式会社

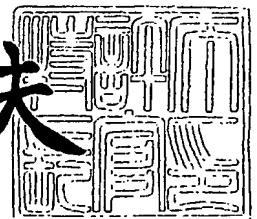


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 2 月 1 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 99P04822

【提出日】 平成15年 1月21日

【あて先】 特許庁長官殿

【国際特許分類】 H01G 4/40
H01L 27/04
H01F 17/00

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケ
イ株式会社内

【氏名】 坂下 幸雄

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100097180

【弁理士】

【氏名又は名称】 前田 均

【代理人】

【識別番号】 100099900

【弁理士】

【氏名又は名称】 西出 眞吾

【選任した代理人】

【識別番号】 100111419

【弁理士】

【氏名又は名称】 大倉 宏一郎

【選任した代理人】

【識別番号】 100117927

【弁理士】

【氏名又は名称】 佐藤 美樹

【手数料の表示】

【予納台帳番号】 043339

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法

【特許請求の範囲】

【請求項1】 c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ で表され、前記組成式中の記号 m が偶数、記号 A が Na 、 K 、 Pb 、 Ba 、 Sr 、 Ca および Bi から選ばれる少なくとも1つの元素、記号 B が Fe 、 Co 、 Cr 、 Ga 、 Ti 、 Nb 、 Ta 、 Sb 、 V 、 Mo および W から選ばれる少なくとも1つの元素であり、

前記ビスマス層状化合物の Bi が、前記組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ に対して、過剰に含有してあり、その Bi の過剰含有量が、 Bi 換算で、 $0 < Bi < 0.5 \times m$ モルの範囲であることを特徴とする薄膜容量素子用組成物。

【請求項2】 前記 Bi の過剰含有量が、 Bi 換算で、 $0.4 \leq Bi < 0.5 \times m$ モルの範囲であることを特徴とする請求項1に記載の薄膜容量素子用組成物。

【請求項3】 c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $SrBi_4 Ti_4 O_{15}$ で表され、

前記ビスマス層状化合物の Bi が、前記組成式： $SrBi_4 Ti_4 O_{15}$ に対して、過剰に含有してあり、その Bi の過剰含有量が、 Bi 換算で、 $0 < Bi < 2.0$ モルの範囲であることを特徴とする薄膜容量素子用組成物。

【請求項4】 c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $SrBi_4 Ti_4 O_{15}$ で表され、

前記ビスマス層状化合物の Bi が、前記組成式： $SrBi_4 Ti_4 O_{15}$ に対して、過剰に含有してあり、その Bi の過剰含有量を、 Ti とのモル比 (Bi/Ti) で表した場合に、 Bi/Ti が、 $1 < Bi/Ti < 1.5$ の範囲にあることを特徴とする薄膜容量素子用組成物。

【請求項 5】 c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $\text{Sr}_x\text{Ca}_y\text{Ba}_z\text{Bi}_4\text{Ti}_4\text{O}_{15}$ で表され、 $x+y+z=1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ であり、

前記ビスマス層状化合物の Bi が、前記組成式： $\text{Sr}_x\text{Ca}_y\text{Ba}_z\text{Bi}_4\text{Ti}_4\text{O}_{15}$ に対して、過剰に含有してあり、その Bi の過剰含有量を、 Ti とのモル比 (Bi/Ti) で表した場合に、 Bi/Ti が、 $1 < \text{Bi}/\text{Ti} < 1.5$ の範囲にあることを特徴とする薄膜容量素子用組成物。

【請求項 6】 希土類元素 (Sc 、 Y 、 La 、 Ce 、 Pr 、 Nd 、 Pm 、 Sm 、 Eu 、 Gd 、 Tb 、 Dy 、 Ho 、 Er 、 Tm 、 Yb および Lu から選ばれる少なくとも 1 つの元素) をさらに有する請求項 1～5 のいずれかに記載の薄膜容量素子用組成物。

【請求項 7】 前記基板面に対する前記ビスマス層状化合物の c 軸配向度が 80% 以上であることを特徴とする請求項 1～6 のいずれかに記載の薄膜容量素子用組成物。

【請求項 8】 電界強度が 50 kV/cm の時のリーク電流密度が $1 \times 10^{-7} \text{ A/cm}^2$ 以下である請求項 1～7 の何れかに記載の薄膜容量素子用組成物。

【請求項 9】 $-55^\circ\text{C} \sim +150^\circ\text{C}$ の温度範囲における温度に対する静電容量の平均変化率が、基準温度 25°C で、 $\pm 500 \text{ ppm}/^\circ\text{C}$ 以内である請求項 1～8 の何れかに記載の薄膜容量素子用組成物。

【請求項 10】 基板上に、下部電極、誘電体薄膜および上部電極が順次形成してある薄膜容量素子であって、

前記誘電体薄膜が、請求項 1～9 のいずれかに記載の薄膜容量素子用組成物で構成してあることを特徴とする薄膜容量素子。

【請求項 11】 前記誘電体薄膜の厚さが、 $1 \sim 1000 \text{ nm}$ である請求項 10 に記載の薄膜容量素子。

【請求項 12】 基板上に、誘電体薄膜と内部電極薄膜とが交互に複数積層してある薄膜積層コンデンサであって、

前記誘電体薄膜が、請求項 1～9 のいずれかに記載の薄膜容量素子用組成物で

構成してあることを特徴とする薄膜積層コンデンサ。

【請求項 13】 前記誘電体薄膜の厚さが、1～1000 nmである請求項 12 に記載の薄膜積層コンデンサ。

【請求項 14】 c 軸が基板面に対して垂直に配向しているビスマス層状化合物を有する高誘電率絶縁膜であって、

該ビスマス層状化合物が、請求項 1～9 のいずれかに記載の薄膜容量素子用組成物で構成してあることを特徴とする高誘電率絶縁膜。

【請求項 15】 請求項 10 または 11 に記載の薄膜容量素子を製造するための方法であって、

前記下部電極上に、前記誘電体薄膜を形成する際に、

前記薄膜容量素子用組成物を構成するための溶液を、前記ビスマス層状化合物の Bi が過剰含有量となるように、前記下部電極の表面に塗布し、塗布膜を形成する塗布工程と、

前記下部電極上の塗布膜を焼成して誘電体薄膜とする焼成工程とを有する薄膜容量素子の製造方法。

【請求項 16】 前記塗布膜を前記下部電極の表面に形成した後、前記塗布膜を乾燥させ、その後に前記塗布膜を、当該塗布膜が結晶化しない温度で仮焼きし、その後に、前記塗布膜を焼成する請求項 15 に記載の薄膜容量素子の製造方法。

【請求項 17】 前記塗布膜を乾燥させた後に、その乾燥後の塗布膜の上に、さらに別の塗布膜を形成し、その塗布膜を乾燥させる工程を繰り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する請求項 15 に記載の薄膜容量素子の製造方法。

【請求項 18】 前記塗布膜を乾燥させ、仮焼きした後に、その仮焼き後の塗布膜の上に、さらに別の塗布膜を形成し、その塗布膜を乾燥させて仮焼きする工程を繰り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する請求項 15 に記載の薄膜容量素子の製造方法。

【請求項 19】 前記塗布膜を乾燥させ、仮焼きし、その後に焼成する工程を繰り返し、所望の膜厚の誘電体薄膜を得ることを特徴とする請求項 15 に記載

の薄膜容量素子の製造方法。

【請求項 20】 前記塗布膜を焼成する温度が、前記塗布膜の結晶化温度である $700 \sim 900^{\circ}\text{C}$ である請求項 15～19 のいずれかに記載の薄膜容量素子の製造方法。

【請求項 21】 前記塗布膜を乾燥させる温度が、室温 $\sim 400^{\circ}\text{C}$ である請求項 16～20 のいずれかに記載の薄膜容量素子の製造方法。

【請求項 22】 前記塗布膜を仮焼きする温度が $200 \sim 700^{\circ}\text{C}$ である請求項 16, 18, 19, 20 のいずれかに記載の薄膜容量素子の製造方法。

【請求項 23】 焼成する前での未焼成の前記塗布膜の膜厚を、焼成後の膜厚が 200 nm 以下になるように、塗布、乾燥および／または仮焼きを繰り返す請求項 15～22 のいずれかに記載の薄膜容量素子の製造方法。

【請求項 24】 前記誘電体薄膜を形成した後、前記誘電体薄膜の上に上部電極を形成し、その後に空气中あるいは酸素雰囲気中で熱処理する請求項 15～23 のいずれかに記載の薄膜容量素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法に関する。

【0002】

【従来の技術】

近年、電子部品の分野では、電子回路の高密度化・高集積化に伴い、各種電子回路に必須の回路素子である容量素子などの一層の小型化および高性能化が望まれている。

【0003】

たとえば、単層の誘電体薄膜を用いた薄膜コンデンサは、トランジスタなどの能動素子との集積回路において、小型化が遅れており、超高集積回路の実現を阻害する要因となっている。薄膜コンデンサの小型化が遅れていたのは、これに用いる誘電体材料の誘電率が低かったためである。したがって、薄膜コンデンサを

小型化し、しかも高い容量を実現するためには、高い誘電率を持つ誘電体材料を用いることが重要である。

【0004】

また、近年、容量密度の観点から、次世代DRAM（ギガビット世代）用のキャパシタ材料が従来の SiO_2 と Si_3N_4 の積層膜では対応しきれなくなっており、より高い誘電率を持つ材料系が注目されている。このような材料系の中で TaO_x ($\epsilon \sim 30$) の適用が主として検討されていたが、他の材料の開発も活発に行われるようになってきている。

【0005】

一方、比較的高い誘電率を持つ誘電体材料として、 $(\text{Ba}, \text{Sr})\text{TiO}_3$ (BST) や、 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ (PMN) が知られている。

【0006】

そこで、この種の誘電体材料を用いて薄膜容量素子を構成すれば、その小型化を図ることができるのではないかと考えられる。

【0007】

しかしながら、この種の誘電体材料を用いた場合、誘電体膜の薄層化に伴って誘電率が低下することがあった。また、薄層化に伴って誘電体膜に生じる孔により、リーク特性や耐圧が劣化することもあった。さらに、形成された誘電体膜は、表面平滑性が悪く、さらには温度に対する誘電率の変化率が悪化する傾向もあった。なお、近年、PMNなどの鉛化合物の環境へ与える影響の大きさから、鉛を含有しない高容量コンデンサが望まれている。

【0008】

これに対し、積層セラミックコンデンサの小型化および大容量化を実現するには、1層あたりの誘電体層の厚みを可能な限り薄くし（薄層化）、所定サイズにおける誘電体層の積層数を可能な限り増やすこと（多層化）が望まれる。

【0009】

しかしながら、たとえばシート法（誘電体層用ペーストを用いてキャリアフィルム上にドクターブレード法などにより誘電体グリーンシート層を形成し、この

上に内部電極層用ペーストを所定パターンで印刷した後、これらを1層ずつ剥離、積層していく方法)により積層セラミックコンデンサを製造する場合に、セラミック原料粉末よりも誘電体層を薄く形成することは不可能であり、しかも誘電体層の欠陥によるショートや内部電極切れなどの問題から、誘電体層をたとえば $2\mu\text{m}$ 以下に薄層化することは困難であった。また、1層あたりの誘電体層を薄層化した場合には、積層数にも限界があった。なお、印刷法(たとえばスクリーン印刷法を用いて、キャリアフィルム上に誘電体層用ペーストと内部電極層用ペーストとを交互に複数印刷した後、キャリアフィルムを剥離する方法)により積層セラミックコンデンサを製造する場合も同様の問題を有している。

【0010】

このような理由により、積層セラミックコンデンサの小型化および高容量化には限界があった。そこで、この問題を解決するために種々の提案がなされている(たとえば、特許文献1、特許文献2、特許文献3、特許文献4、特許文献5など)。

【0011】

これらの公報では、CVD法、蒸着法、スパッタリング法などの各種薄膜形成方法を用いて、誘電体薄膜と電極薄膜とを交互に積層する積層セラミックコンデンサの製造方法が開示されている。

【0012】

しかしながら、これらの公報に記載の方法により形成される誘電体薄膜は、表面平滑性が悪く、あまりに多く積層すると電極がショートすることがあり、これにより、せいぜい12～13層程度の積層数のものしか製造することができなかった。このため、コンデンサを小型化できても、高容量化を達成することはできなかった。

【0013】

なお、非特許文献1に示すように、組成式： $(\text{Bi}_2\text{O}_3)_2 + (\text{A}_{m-1}\text{B}_m\text{O}_{3m+1})_2$ 、または $\text{Bi}_2\text{A}_{m-1}\text{B}_m\text{O}_{3m+3}$ で表され、前記組成式中の記号 m が1～8の正数、記号 A が Na 、 K 、 Pb 、 Ba 、 Sr 、 Ca および Bi から選ばれる少なくとも1つの元素、記号 B が Fe 、 Co

、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素である組成物が、焼結法により得られるバルクのビスマス層状化合物誘電体を構成すること自体は知られている。

【0014】

しかしながら、この文献には、上記の組成式で表される組成物を、どのような条件（たとえば基板の面と化合物のc軸配向度との関係）で薄膜化（たとえば1μm以下）した場合に、薄くしても、比較的高誘電率かつ低損失を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる薄膜を得ることができるかについては、何ら開示されていなかった。

【0015】

そこで、本発明者等は、下記の特許文献6に示す薄膜容量素子用組成物を開発し、先に出願している。本発明者等は、さらに実験を進めた結果、ビスマス層状化合物の化学量論的組成よりもBiを過剰に含有させることにより、化合物のc軸配向度をさらに向上させることができることを見出し、本発明を完成させるに至った。

【0016】

なお、特許文献6に示す薄膜容量素子用組成物から成る薄膜は、CVD法、蒸着法、スパッタリング法などの各種薄膜形成方法により形成することができるが、特に溶液法（ゾルゲル法、MOD法（Metal-Organic Decompositionの略））により形成する場合には、c軸配向度を向上させることが困難であった。なぜなら、溶液法では、ある程度の膜厚の塗布膜を基板上に形成してから、結晶化のための焼成を行うので、基板の影響を受けやすく、基板の配向の向きによらず、c軸配向させることは困難であった。

【0017】

また、下記の特許文献2には、 $(Bi, La)_4Ti_3O_{12}$ の誘電体薄膜において、Biを過剰に添加することにより、c軸配向度を向上させることができる旨の報告がある。しかしながら、この文献では、組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ で表されるビスマス層状化合物の内のmが奇数のビスマス層状化合物

を開示するのみである。また、この文献では、Bi の過剰添加量が、2.5～7.5 モル% (化学量論的組成に対して 0.4 モル以下) と低く、本発明者等の実験によれば、耐リーク電流特性を高めるためには不十分であることが判明した。

【0018】

【特許文献 1】 特開 2000-124056 号公報

【特許文献 2】 特開平 11-214245 号公報

【特許文献 3】 特開昭 56-144523 号公報

【特許文献 4】 特開平 5-335173 号公報

【特許文献 5】 特開平 5-335174 号公報

【特許文献 6】 PCT/JPO2/08574

【非特許文献 1】 「ビスマス層状構造強誘電体セラミックスの粒子配向とその圧電・焦電材料への応用」竹中正、京都大学工学博士論文 (1984) の第 3 章の第 23～77 頁

【非特許文献 2】 2001 年応用物理学会誌 Vol. 40 (2001) pp. 2977-2982、Part 1, No. 4B, April 2001

【発明が解決しようとする課題】

本発明は、このような実状に鑑みてなされ、その目的は、c 軸配向度が高く、特に耐リーク電流特性に優れた薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法を提供することである。また本発明の別の目的は、特に溶液法により形成することで、c 軸配向度が高く、耐リーク電流特性に優れた薄膜容量素子を製造することである。

【0019】

【課題を解決するための手段】

本発明者等は、コンデンサに用いられる誘電体薄膜の材質とその結晶構造に関して鋭意検討した結果、特定組成のビスマス層状化合物を用い、しかも該ビスマス層状化合物の c 軸 ([001] 方位) を基板面に対して垂直に配向させて薄膜容量素子用組成物としての誘電体薄膜を構成することにより、すなわち基板面に対してビスマス層状化合物の c 軸配向膜 (薄膜法線が c 軸に平行) を形成することにより、薄くしても、比較的高誘電率かつ低損失 ($\tan \delta$ が低い) を与える

ことができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる薄膜容量素子用組成物、およびこれを用いた薄膜容量素子を提供できることを見出した。また、このような薄膜容量素子用組成物を誘電体薄膜として用いることにより、積層数を増大させることができ、小型で比較的高容量を与えうる薄膜積層コンデンサを提供できることも見出し、本発明を完成させるに至った。さらに、このような組成物を高誘電率絶縁膜として用いることにより、薄膜容量素子以外の用途にも適用することが可能であることを見出し、本発明を完成させるに至った。

【0020】

さらに、本発明者等は、ビスマス層状化合物の B_i を、ビスマス層状化合物の化学量論的組成に対して、所定の過剰含有量で、組成物に過剰に含有させることで、 c 軸配向度を向上させることができると共に、耐リーク電流特性を向上させることができることを見出し、本発明を完成させるに至った。

【0021】

すなわち、本発明の第1の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ で表され、前記組成式中の記号 m が偶数、記号 A が Na 、 K 、 Pb 、 Ba 、 Sr 、 Ca および Bi から選ばれる少なくとも1つの元素、記号 B が Fe 、 Co 、 Cr 、 Ga 、 Ti 、 Nb 、 Ta 、 Sb 、 V 、 Mo および W から選ばれる少なくとも1つの元素であり、

前記ビスマス層状化合物の B_i が、前記組成式： $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ に対して、過剰に含有してあり、その B_i の過剰含有量が、 B_i 換算で、 $0 < B_i < 0.5 \times m$ モルの範囲であることを特徴とする。

【0022】

本発明の第1の観点において、好ましくは、前記 B_i の過剰含有量が、 B_i 換算で、 $0.1 \leq B_i < 0.5 \times m$ モル、さらに好ましくは $0.4 \leq B_i < 0.5 \times m$ モル、特に好ましくは $0.4 \leq B_i \leq 0.4 \times m$ モルの範囲である。

【0023】

本発明の第1の観点において、好ましくは、前記ビスマス層状化合物を構成する組成式中の m が、2, 4, 6, 8のいずれか、さらに好ましくは、2, 4のいずれかである。製造が容易で、 c 軸配向度を向上させ易いからである。

【0024】

本発明の第2の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $SrBi_4Ti_4O_{15}(Bi_2A_{m-1}B_mO_{3m+3})$ において、 $m=4$)で表され、

前記ビスマス層状化合物の Bi が、前記組成式： $SrBi_4Ti_4O_{15}$ に対して、過剰に含有しており、その Bi の過剰含有量が、 Bi 換算で、 $0 < Bi < 2.0$ モル、好ましくは $0.1 \leq Bi < 2.0$ モル、さらに好ましくは $0.4 \leq Bi < 2.0$ モル、特に好ましくは $0.4 \leq Bi \leq 1.6$ モルの範囲であることを特徴とする。

【0025】

本発明の第3の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $SrBi_4Ti_4O_{15}$ で表され、

前記ビスマス層状化合物の Bi が、前記組成式： $SrBi_4Ti_4O_{15}$ に対して、過剰に含有しており、その Bi の過剰含有量を、 Ti とのモル比(Bi/Ti)で表した場合に、 Bi/Ti が、 $1 < Bi/Ti < 1.5$ 、好ましくは $1.1 \leq Bi/Ti < 1.5$ 、さらに好ましくは $1.2 \leq Bi/Ti < 1.5$ 、特に好ましくは $1.2 \leq Bi/Ti \leq 1.4$ の範囲にあることを特徴とする。

【0026】

本発明の第4の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $Sr_xCa_yBa_zBi_4Ti_4O_{15}$ で表され、 $x+y+z=1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ であり、

前記ビスマス層状化合物の Bi が、前記組成式： $Sr_xCa_yBa_zBi_4$

Ti₄O₁₅に対して、過剰に含有してあり、そのBiの過剰含有量を、Tiとのモル比(Bi/Ti)で表した場合に、Bi/Tiが、 $1 < \text{Bi/Ti} < 1.5$ 、好ましくは $1.1 \leq \text{Bi/Ti} < 1.5$ 、さらに好ましくは $1.2 \leq \text{Bi/Ti} < 1.5$ 、特に好ましくは $1.2 \leq \text{Bi/Ti} \leq 1.4$ の範囲にあることを特徴とする。

【0027】

本発明でいう「薄膜」とは、各種薄膜形成法により形成される厚さ数Åから数μm程度の材料の膜をいい、焼結法により形成される厚さ数百μm程度以上の厚膜のバルク（塊）を除く趣旨である。薄膜には、所定の領域を連続的に覆う連続膜の他、任意の間隔で断続的に覆う断続膜も含まれる。薄膜は、基板面の一部に形成してあってもよく、あるいは全部に形成してあってもよい。

【0028】

本発明では、好ましくは、希土類元素（Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素）をさらに有する。

【0029】

希土類元素を含有させることで、リーク特性を一層優れたものとすることができる。

【0030】

本発明では、ビスマス層状化合物のc軸が基板面に対して垂直に100%配向していること、すなわちビスマス層状化合物のc軸配向度が100%であることが特に好ましいが、必ずしもc軸配向度が100%でなくてもよい。

【0031】

好ましくは、前記ビスマス層状化合物のc軸配向度が80%以上、さらに好ましくは90%以上、特に好ましくは95%以上である。c軸配向度を向上させることで、本発明の作用効果が向上する。

【0032】

本発明に係る薄膜容量素子用組成物は、比較的高誘電率（たとえば100超）かつ低損失（tanδが0.02以下）であり、耐リーク特性に優れ（たとえば

電界強度 50 kV/cm で測定したリーク電流が $1 \times 10^{-7} \text{ A/cm}^2$ 以下)、耐圧が向上し (たとえば 1000 kV/cm 以上)、

また、本発明に係る薄膜容量素子用組成物は、薄くしても比較的高誘電率を与えることができ、しかも表面平滑性が良好なので、該薄膜容量素子用組成物としての誘電体薄膜の積層数を増大させることも可能である。したがって、このような薄膜容量素子用組成物を用いれば、小型で比較的高容量を与えうる薄膜積層コンデンサを提供することもできる。

【0033】

さらに、本発明の薄膜容量素子用組成物および薄膜容量素子は、周波数特性に優れ (たとえば特定温度下における高周波領域 1 MHz での誘電率の値と、それよりも低周波領域の 1 kHz での誘電率の値との比が、絶対値で $0.9 \sim 1.1$)、電圧特性にも優れる (たとえば特定周波数下における測定電圧 0.1 V での誘電率の値と、測定電圧 5 V での誘電率の値との比が、絶対値で $0.9 \sim 1.1$)。

【0034】

さらにまた、本発明の薄膜容量素子用組成物は、静電容量の温度特性に優れる ($-55^\circ \text{C} \sim +150^\circ \text{C}$ の温度範囲における温度に対する静電容量の平均変化率が、基準温度 25°C で、 $\pm 500 \text{ ppm}/^\circ \text{C}$ 以内、好ましくは $\pm 300 \text{ ppm}/^\circ \text{C}$ 以内)。

【0035】

薄膜容量素子としては、特に限定されないが、導電体-絶縁体-導電体構造を有するコンデンサ (たとえば単層型の薄膜コンデンサや積層型の薄膜積層コンデンサなど) やキャパシタ (たとえば DRAM 用など) などが挙げられる。

【0036】

薄膜容量素子用組成物としては、特に限定されないが、コンデンサ用誘電体薄膜組成物やキャパシタ用誘電体薄膜組成物などが挙げられる。

【0037】

本発明に係る高誘電率絶縁膜は、本発明に係る薄膜容量素子用組成物と同じ組成の組成物で構成してある。本発明の高誘電率絶縁膜は、薄膜容量素子またはコ

ンデンサの薄膜誘電体膜以外に、たとえば半導体装置のゲート絶縁膜、ゲート電極とフローティングゲートとの間の中間絶縁膜などとしても用いることができる。

【0038】

本発明に係る薄膜容量素子は、
基板上に、下部電極、誘電体薄膜および上部電極が順次形成してある薄膜容量素子であって、
前記誘電体薄膜が、上記のいずれかに記載の薄膜容量素子用組成物で構成してある。

【0039】

好ましくは、前記誘電体薄膜の厚さが、1～1000nm、さらに好ましくは10～500nmである。このような厚さの場合に、本発明の作用効果が大きい。

【0040】

本発明に係る薄膜積層コンデンサは、
基板上に、誘電体薄膜と内部電極薄膜とが交互に複数積層してある薄膜積層コンデンサであって、
前記誘電体薄膜が、上記のいずれかに記載の薄膜容量素子用組成物で構成してあることを特徴とする。

【0041】

好ましくは、前記誘電体薄膜の厚さが、1～1000nm、さらに好ましくは10～500nmである。このような厚さの場合に、本発明の作用効果が大きい。

【0042】

本発明に係る高誘電率絶縁膜は、
c軸が基板面に対して垂直に配向しているビスマス層状化合物を有する高誘電率絶縁膜であって、
該ビスマス層状化合物が、上記のいずれかに記載の薄膜容量素子用組成物で構成してある。

【0043】

本発明に係る薄膜容量素子の製造方法は、
前記下部電極上に、前記誘電体薄膜を形成する際に、
前記薄膜容量素子用組成物を構成するための溶液を、前記ビスマス層状化合物のBiが過剰含有量となるように、前記下部電極の表面に塗布し、塗布膜を形成する塗布工程と、
前記下部電極上の塗布膜を焼成して誘電体薄膜とする焼成工程とを有する。

【0044】

好ましくは、前記塗布膜を前記下部電極の表面に形成した後、前記塗布膜を乾燥させ、その後に前記塗布膜を、当該塗布膜が結晶化しない温度で仮焼きし、その後に、前記塗布膜を焼成する。

【0045】

あるいは、前記塗布膜を乾燥させた後に、その乾燥後の塗布膜の上に、さらに別の塗布膜を形成し、その塗布膜を乾燥させる工程を繰り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する。なお、この場合において、塗布および乾燥を一回以上繰り返した後に、仮焼きし、その後に焼成しても良い。

【0046】

あるいは、前記塗布膜を乾燥させ、仮焼きした後に、その仮焼き後の塗布膜の上に、さらに別の塗布膜を形成し、その塗布膜を乾燥させて仮焼きする工程を繰り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する。なお、この場合において、乾燥を省略し、塗布および仮焼きを繰り返し、その後に焼成しても良い。

【0047】

あるいは、前記塗布膜を乾燥させ、仮焼きし、その後に焼成する工程を繰り返し、所望の膜厚の誘電体薄膜を得る。なお、この場合において、乾燥を省略し、塗布、仮焼きおよび焼成を、繰り返しても良く、仮焼きを省略し、塗布、乾燥および焼成を繰り返しても良い。

【0048】

好ましくは、前記塗布膜を焼成する温度が、前記塗布膜の結晶化温度である7

00～900° Cである。

【0049】

好ましくは、前記塗布膜を乾燥させる温度が、室温（25° C）～400° C、さらに好ましくは50° C～300° Cである。

【0050】

好ましくは、前記塗布膜を仮焼きする温度が300～500° Cである。

【0051】

好ましくは、焼成する前での未焼成の前記塗布膜の膜厚を、焼成後での膜厚が200 nm以下、好ましくは10～200 nmになるように、塗布、乾燥および／または仮焼きを繰り返す。焼成前での塗布膜の膜厚が厚すぎると、焼成後に、良好に結晶化したc軸配向のビスマス層状化合物膜を得られ難くなる傾向にある。また、薄すぎる場合には、所望の膜厚の誘電体薄膜を得るためには、本焼成を多数回繰り返す必要があり、経済的ではない。

【0052】

好ましくは、前記誘電体薄膜を形成した後、前記誘電体薄膜の上に上部電極を形成し、その後に $pO_2 = 20 \sim 100\%$ （酸素分圧）で熱処理する。その熱処理時の温度は、好ましくは650～900° Cである。

【0053】

本発明に係る容量素子の製造方法では、化学溶液法を採用したとしても、基板の配向の向きによらず、c軸配向度が高く、耐リーク電流特性に優れた誘電体薄膜を持つ薄膜容量素子を、極めて容易に製造することができる。また、本発明の製造方法では、比較的厚い誘電体薄膜を、容易に形成することができる。

【0054】

【発明の実施の形態】

以下、本発明を、図面に示す実施形態に基づき説明する。

図1（A）および図1（B）は本発明の一実施形態に係る薄膜コンデンサの製造過程を示す概略断面図、

図2は図1に示す薄膜コンデンサの製造過程を示すフローチャート図、

図3は本発明の他の実施形態に係る薄膜積層コンデンサの概略断面図、

図4は本発明の実施例に係る薄膜コンデンサの誘電体薄膜における周波数特性を示すグラフ、

図5は本発明の実施例に係る薄膜コンデンサの誘電体薄膜における電圧特性を示すグラフである。

【0055】

第1実施形態

本実施形態では、薄膜容量素子として、誘電体薄膜を単層で形成する薄膜コンデンサを例示して説明する。

図1に示すように、本発明の一実施形態に係る薄膜コンデンサ2は、基板4を有し、この基板4の上には、絶縁層5を介して下部電極薄膜6が形成されている。下部電極薄膜6の上には誘電体薄膜8が形成されている。誘電体薄膜8の上には上部電極薄膜10が形成される。

【0056】

基板4としては、特に限定されないが、格子整合性の良い単結晶（たとえば、 SrTiO_3 単結晶、 MgO 単結晶、 LaAlO_3 単結晶など）、アモルファス材料（たとえば、ガラス、溶融石英、 SiO_2 / Si など）、その他の材料（たとえば、 ZrO_2 / Si 、 CeO_2 / Si など）などで構成される。基板4の厚みは、特に限定されず、たとえば $100 \sim 1000 \mu\text{m}$ 程度である。

【0057】

本実施形態では、基板4としては、シリコン単結晶基板を用い、その表面に熱酸化膜（シリコン酸化膜）から成る絶縁層5が形成してあり、その表面に下部電極薄膜6が形成される。本発明を用いると、 $[100]$ 方位に配向した下部電極はもちろん、アモルファス、無配向、 $[100]$ 方位以外に配向した電極を用いた場合でも、 c 軸配向度をした誘電体膜を極めて容易に製造することができる。

【0058】

基板4に格子整合性の良い単結晶を用いる場合の下部電極薄膜6としては、たとえば、 CaRuO_3 や SrRuO_3 などの導電性酸化物、あるいは Pt や Ru などの貴金属で構成してあることが好ましく、より好ましくは $[100]$ 方位に配向した導電性酸化物あるいは貴金属で構成される。基板4として $[100]$

〕方位に配向しているものを用いると、その表面に〔100〕方位に配向した導電性酸化物あるいは貴金属を形成することができる。下部電極薄膜6を〔100〕方位に配向した導電性酸化物あるいは貴金属で構成することで、下部電極薄膜6上に形成される誘電体薄膜8の〔001〕方位への配向性、すなわちc軸配向性が高まる。このような下部電極薄膜6は、通常の薄膜形成法で作製されるが、たとえばスパッタリング法やパルスレーザー蒸着法（PLD）等の物理的蒸着法において、下部電極薄膜6が形成される基板4の温度を、好ましくは300℃以上、より好ましくは500℃以上として形成することが好ましい。

【0059】

基板4にアモルファス材料を用いる場合の下部電極薄膜6としては、たとえばITOなどの導電性ガラスで構成することもできる。基板4に格子整合性の良い単結晶を用いた場合、その表面に〔100〕方位に配向した下部電極薄膜6を形成することが容易であり、これにより、該下部電極薄膜6上に形成される誘電体薄膜8のc軸配向性が高まりやすい。しかしながら、基板4にガラスなどのアモルファス材料を用いても、c軸配向性が高められた誘電体薄膜8を形成することは可能である。この場合、誘電体薄膜8の成膜条件を最適化する必要がある。

【0060】

その他の下部電極薄膜6としては、たとえば、金（Au）、パラジウム（Pd）、銀（Ag）などの貴金属またはそれらの合金の他、ニッケル（Ni）、銅（Cu）などの卑金属またはそれらの合金を用いることができる。

【0061】

下部電極薄膜6の厚みは、特に限定されないが、好ましくは10～1000nm、より好ましくは50～200nm程度である。

【0062】

上部電極薄膜10としては、前記下部電極薄膜6と同様の材質で構成することができる。また、その厚みも同様とすればよい。

【0063】

誘電体薄膜8は、本発明の薄膜容量素子用組成物で構成され、組成式： $(Bi_2O_2)^{2+}(A_{m-1}B_mO_{3m+1})^{2-}$ 、または Bi_2A_{m-}

1 $B_m O_{3m+3}$ で表されるビスマス層状化合物を含有する。一般に、ビスマス層状化合物は、 $(m-1)$ 個の ABO_3 で構成されるペロブスカイト格子が連なった層状ペロブスカイト層の上下を、一対の Bi および O の層でサンドイッチした層状構造を示す。

【0064】

上記式中、記号 m は偶数であれば特に限定されない。記号 m が偶数であると、 c 面と平行に鏡映面を持つため、該鏡映面を境として自発分極の c 軸方向成分は互いに打ち消し合って、 c 軸方向に分極軸を有さないこととなる。このため、常誘電性が保持されて、誘電率の温度特性が向上するとともに、低損失 ($\tan \delta$ が低い) が実現される。なお、誘電率は、 m が奇数のときより低下する傾向にあるが、従来の温度補償用材料よりは良好な値が得られる。特に、記号 m を大きくすることで、誘電率の上昇が期待できる。

【0065】

上記式中、記号 A は、 Na 、 K 、 Pb 、 Ba 、 Sr 、 Ca および Bi から選ばれる少なくとも 1 つの元素で構成される。なお、記号 A を 2 つ以上の元素で構成する場合において、それらの比率は任意である。

【0066】

上記式中、記号 B は、 Fe 、 Co 、 Cr 、 Ga 、 Ti 、 Nb 、 Ta 、 Sb 、 V 、 Mo および W から選ばれる少なくとも 1 つの元素で構成される。なお、記号 B を 2 つ以上の元素で構成する場合において、それらの比率は任意である。

【0067】

本実施形態では、ビスマス層状化合物の Bi が、前記組成式: $(Bi_2 O_2)^{2+} (A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ に対して、過剰に含有してあり、その Bi の過剰含有量が、 Bi 換算で、 $0 < Bi < 0.5 \times m$ モルの範囲である。好ましくは、前記 Bi の過剰含有量が、 Bi 換算で、 $0.1 \leq Bi < 0.5 \times m$ モル、さらに好ましくは $0.4 \leq Bi < 0.5 \times m$ モル、特に好ましくは $0.4 \leq Bi \leq 0.4 \times m$ モルの範囲である。

【0068】

たとえば上記の m が4であるビスマス層状化合物である組成式： $\text{SrBi}_4\text{Ti}_4\text{O}_{15}$ 、あるいは、 $\text{Sr}_x\text{Ca}_y\text{Ba}_z\text{Bi}_4\text{Ti}_4\text{O}_{15}$ （ただし、 $x+y+z=1$ 、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ ）の場合には、そのBiの過剰含有量は、Bi換算で、 $0 < \text{Bi} < 2.0$ （ 0.5×4 （ m ））モルの範囲である。

【0069】

あるいは、これらの化学量論的組成式に対して、そのBiの過剰含有量を、Tiとのモル比（ Bi/Ti ）で表した場合に、 Bi/Ti が、 $1 < \text{Bi}/\text{Ti} < 1.5$ 、好ましくは $1.1 \leq \text{Bi}/\text{Ti} < 1.5$ 、さらに好ましくは $1.2 \leq \text{Bi}/\text{Ti} < 1.5$ 、特に好ましくは $1.2 \leq \text{Bi}/\text{Ti} \leq 1.4$ の範囲にある。

【0070】

本実施形態では、このようにビスマス、化学量論的組成に対して過剰に含有させることで、ビスマス層状化合物の[001]方位への配向性、すなわちc軸配向性が高められている。すなわち、ビスマス層状化合物のc軸が、基板4に対して垂直に配向するように誘電体薄膜8が形成される。

【0071】

本発明では、ビスマス層状化合物のc軸配向度が100%であることが特に好ましいが、必ずしもc軸配向度が100%でなくてもよく、ビスマス層状化合物の、好ましくは80%以上、より好ましくは90%以上、さらに好ましくは95%以上がc軸配向していればよい。たとえば、ガラスなどのアモルファス材料で構成される基板4を用いてビスマス層状化合物をc軸配向させる場合には、該ビスマス層状化合物のc軸配向度が、好ましくは80%以上であればよい。また、後述する各種薄膜形成法を用いてビスマス層状化合物をc軸配向させる場合には、該ビスマス層状化合物のc軸配向度が、好ましくは90%以上、より好ましくは95%以上であればよい。

【0072】

ここでいうビスマス層状化合物のc軸配向度（F）とは、完全にランダムな配向をしている多結晶体のc軸回折強度比を P_0 とし、実際のc軸回折強度比を P

とした場合、 $F(\%) = (P - P_0) / (1 - P_0) \times 100 \dots$ (式1) により求められる。式1でいうPは、(001)面からの反射強度 $I(001)$ の合計 $\Sigma I(001)$ と、各結晶面(hkl)からの反射強度 $I(hkl)$ の合計 $\Sigma I(hkl)$ との比 $(\{\Sigma I(001) / \Sigma I(hkl)\})$ であり、 P_0 についても同様である。但し、式1ではc軸方向に100%配向している場合のX線回折強度Pを1としている。また、式1より、完全にランダムな配向をしている場合($P = P_0$)には、 $F = 0\%$ であり、完全にc軸方向に配向をしている場合($P = 1$)には、 $F = 100\%$ である。

【0073】

なお、ビスマス層状化合物のc軸とは、一对の $(Bi_2O_2)^{2+}$ 層同士を結ぶ方向、すなわち[001]方位を意味する。このようにビスマス層状化合物をc軸配向させることで、誘電体薄膜8の誘電特性が最大限に発揮される。すなわち、誘電体薄膜8は、比較的に高誘電率かつ低損失($\tan \delta$ が低い)であり、耐リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。 $\tan \delta$ が減少すれば、損失 $Q(1 / \tan \delta)$ 値は上昇する。

【0074】

希土類元素を、この範囲で置換することで、リーク特性に一層優れる。

【0075】

なお、誘電体薄膜8は、希土類元素Reを有していなくとも、後述するようにリーク特性に優れるものではあるが、Re置換によりリーク特性を一層優れたものとすることができる。

【0076】

たとえば、希土類元素Reを有していない誘電体薄膜8では、電界強度50 kV/cmで測定したときのリーク電流を、好ましくは $1 \times 10^{-7} A/cm^2$ 以下、より好ましくは $5 \times 10^{-8} A/cm^2$ 以下とすることができる。

【0077】

これに対し、希土類元素Reを有している誘電体薄膜8では、同条件で測定したときのリーク電流を、好ましくは $5 \times 10^{-8} A/cm^2$ 以下、より好ましくは $1 \times 10^{-8} A/cm^2$ 以下とすることができる。

【0078】

誘電体薄膜 8 は、膜厚が $1 \sim 1000 \text{ nm}$ であることが好ましく、高容量化の点からは、より好ましくは $1 \sim 500 \text{ nm}$ である。

【0079】

誘電体薄膜 8 では、 25°C (室温) および測定周波数 100 kHz (AC 20 mV) における誘電率が、 100 超であることが好ましく、より好ましくは 150 以上である。

【0080】

このような誘電体薄膜 8 は、真空蒸着法、高周波スパッタリング法、パルスレーザー蒸着法 (PLD)、MOCVD (Metal Organic Chemical Vapor Deposition) 法、ゾルゲル法などの各種薄膜形成法を用いて形成することができる。

【0081】

本実施形態では、この誘電体薄膜 8 は、特に、次に示す方法で製造することができる。

【0082】

図 2 に示すように、まず、図 1 に示す誘電体薄膜 8 を形成することになる原料溶液を調整する。誘電体薄膜 8 が、たとえば化学量論的組成式: $\text{SrBi}_4\text{Ti}_4\text{O}_{15}$ で表されるピスマス層状化合物であって、ピスマスが過剰に添加されるもの場合には、2-エチルヘキサン酸 Sr のトルエン溶液と、2-エチルヘキサン酸 Bi の 2-エチルヘキサン酸溶液と、2-エチルヘキサン酸 Ti のトルエン溶液とを準備する。すなわち、2-エチルヘキサン酸 Sr を 1 モルと、2-エチルヘキサン酸 Bi を $(4 + \alpha)$ モルと、2-エチルヘキサン酸 Ti を 4 モルとのように、化学量論比で混合する場合に比較して、Bi の添加量が α モル多くなるように、これらの二つの溶液を混合し、トルエンで希釈し、原料溶液を得ることができる。

【0083】

次に、この原料溶液を、図 1 (A) に示す下部電極 6 の上に塗布する。塗布法としては、特に限定されず、スピコート法、ディップコート法、スプレー法、刷毛で塗るなどの方法を用いることができる。一回の塗布により、たとえば $1 \sim$

300 nm程度の塗布膜を形成することができる。この塗布膜は、図2に示すように、塗布膜中の溶媒を蒸発させるために、空气中で乾燥させる。その乾燥温度は、室温～400°C程度である。

【0084】

次に、この乾燥後の塗布膜を、酸素雰囲気下で仮焼き（結晶化させない）する。仮焼き温度は、200～700°C程度である。

【0085】

次に、図2に示すように、その仮焼き後の塗布膜の上に、塗布から仮焼きまでの工程を、1回以上繰り返し行う。なお、焼成前での未焼成の塗布膜の膜厚が厚すぎると、焼成後に、良好に結晶化したc軸配向のビスマス層状化合物膜を得られ難くなる傾向にある。

【0086】

その後に、その塗布膜の本焼成（単に、「焼成」とも言う）を行う。本焼成時の温度は、塗布膜が結晶化する温度条件で行い、その温度は、好ましくは700～900°Cである。本焼成時の雰囲気は、特に限定されないが、酸素ガス雰囲気である。

【0087】

次に、図2に示すように、塗布から仮焼きの繰り返し後の本焼成を、1回以上繰り返し、最終膜厚が1～1000 nm程度の誘電体薄膜8を得ることができる。本焼成に際しては、一回の本焼成時における未焼成の塗布膜の膜厚が、一回の焼成後での膜厚が200 nm以下、好ましくは10～200 nmになるように設定することが好ましい。焼成前での塗布膜の膜厚が厚すぎると、焼成後に、良好に結晶化したc軸配向のビスマス層状化合物膜を得られ難くなる傾向にある。また、薄すぎる場合には、所望の膜厚の誘電体薄膜を得るためには、本焼成を多数回繰り返す必要があり、経済的ではない。

【0088】

このようにして得られた誘電体薄膜8は、ビスマスが過剰に含有されるビスマス層状化合物で構成しており、そのc軸が、基板4に対して垂直に配向している。そのビスマス層状化合物のc軸配向度は、好ましくは80%以上、より好まし

くは90%以上、さらに好ましくは95%以上である。

【0089】

その後、図1(B)に示すように、スパッタリング法などで、上部電極10が形成され、 $pO_2 = 20 \sim 100\%$ で熱処理される。熱処理は、好ましくは $500 \sim 900^\circ C$ の温度で行われる。

【0090】

このような誘電体薄膜8およびこれを用いた薄膜コンデンサ2は、比較的高誘電率かつ低損失であり、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。

【0091】

また、このような誘電体薄膜8および薄膜コンデンサ2は、周波数特性や電圧特性にも優れる。

【0092】

第2実施形態

本実施形態では、薄膜容量素子として、誘電体薄膜を多層で形成する薄膜積層コンデンサを例示して説明する。

図3に示すように、本発明の一実施形態に係る薄膜積層コンデンサ20は、コンデンサ素体22を有する。コンデンサ素体22は、基板4a上に、誘電体薄膜8aと、内部電極薄膜24、26とが交互に複数配置してあり、しかも最外部に配置される誘電体薄膜8aを覆うように保護層30が形成してある多層構造を持つ。コンデンサ素体22の両端部には、一对の外部電極28、29が形成してあり、該一对の外部電極28、29は、コンデンサ素体22の内部で交互に複数配置された内部電極薄膜24、26の露出端面に電氣的に接続されてコンデンサ回路を構成する。コンデンサ素体22の形状は、特に限定されないが、通常、直方体状とされる。また、その寸法は特に限定されないが、たとえば縦(0.01~10mm)×横(0.01~10mm)×高さ(0.01~1mm)程度とされる。

【0093】

基板4aは、上述した第1実施形態の基板4と同様の材質で構成される。誘電

体薄膜 8a は、上述した第 1 実施形態の誘電体薄膜 8 と同様の材質で構成される。

【0094】

内部電極薄膜 24, 26 は、上述した第 1 実施形態の下部電極薄膜 6, 上部電極薄膜 10 と同様の材質で構成される。外部電極 28, 29 の材質は、特に限定されず、 CaRuO_3 や SrRuO_3 などの導電性酸化物; Cu や Cu 合金あるいは Ni や Ni 合金等の卑金属; Pt、Ag、Pd や Ag-Pd 合金などの貴金属; などで構成される。その厚みは、特に限定されないが、たとえば 10 ~ 1000 nm 程度とすればよい。保護層 30 の材質は、特に限定されないが、たとえばシリコン酸化膜、アルミニウム酸化膜などで構成される。

【0095】

薄膜積層コンデンサ 20 は、基板 4a 上に、たとえばメタルマスクなどのマスクを施して 1 層目の内部電極薄膜 24 を形成した後、この内部電極薄膜 24 の上に誘電体薄膜 8a を形成し、この誘電体薄膜 8a の上に 2 層目の内部電極薄膜 26 を形成する。このような工程を複数回繰り返した後、基板 4a とは反対側の最外部に配置される誘電体薄膜 8a を保護膜 30 で被覆することにより、基板 4a 上に内部電極薄膜 24, 26 と誘電体薄膜 8 とが交互に複数配置されたコンデンサ素体 22 が形成される。保護膜 30 で被覆することで、コンデンサ素体 22 の内部に対する大気中の水分の影響を小さくすることができる。そして、コンデンサ素体 22 の両端部に、ディッピングやスパッタ等によって、外部電極 28, 29 を形成すると、奇数層目の内部電極薄膜 24 が一方の外部電極 28 と電氣的に接続されて導通し、偶数層目の内部電極薄膜 26 が他方の外部電極 29 と電氣的に接続されて導通し、薄膜積層コンデンサ 20 が得られる。

【0096】

本実施形態では、製造コストを低下させる観点からは、アモルファス材料で構成された基板 4a を用いることがより好ましい。

【0097】

本実施形態で用いる誘電体薄膜 8a は、薄くしても比較的高誘電率であり、しかも表面平滑性が良好なので、その積層数を 20 層以上、好ましくは 50 層以上

とすることが可能である。このため、小型で比較的高容量を与えうる薄膜積層コンデンサ 20 を提供することができる。

【0098】

以上のような本実施形態に係る薄膜コンデンサ 2 および薄膜積層コンデンサ 20 では、少なくとも $-55^{\circ}\text{C} \sim +150^{\circ}\text{C}$ の温度範囲における温度に対する誘電率の平均変化率 ($\Delta \epsilon$) が、 $\pm 500 \text{ ppm}/^{\circ}\text{C}$ 以内 (基準温度 25°C) であることが好ましく、より好ましくは $\pm 300 \text{ ppm}/^{\circ}\text{C}$ 以内である。

【0099】

次に、本発明の実施の形態をより具体化した実施例を挙げ、本発明をさらに詳細に説明する。但し、本発明は、これらの実施例のみに限定されるものではない。

【0100】

実施例 1

図 2 に示すように、まず、図 1 に示す誘電体薄膜 8 を形成することになる原料溶液を調整した。本実施例では、誘電体薄膜 8 を、化学量論的組成式 $\text{SrBi}_4\text{Ti}_4\text{O}_{15}$ (SBTi) で表され、組成式: $\text{Bi}_2 \text{ A}_{m-1} \text{ B}_m \text{ O}_{3m+3}$ において、記号 $m=4$ 、記号 $\text{A}_3 = \text{Sr} + \text{Bi}_2$ および記号 $\text{B}_4 = \text{Ti}_4$ として表されるビスマス層状化合物よりも、ビスマスが過剰に含有される組成式: $\text{SrBi}_{4+\alpha}\text{Ti}_4\text{O}_{15}$ で表されるビスマス層状化合物で構成するために、次に示す溶液を準備した。

【0101】

まず、2-エチルヘキサン酸 Sr のトルエン溶液と、2-エチルヘキサン酸 Bi の 2-エチルヘキサン酸溶液と、2-エチルヘキサン酸 Ti のトルエン溶液とを、原料溶液として準備した。すなわち、2-エチルヘキサン酸 Sr を 1 モルと、2-エチルヘキサン酸 Bi を $(4+\alpha)$ モルと、2-エチルヘキサン酸 Ti を 4 モルとのように、化学量論比で混合する場合に比較して、 Bi の添加量が α モル多くなるように、これらの二つの溶液を混合し、トルエンで希釈し、原料溶液を得た。

【0102】

Bi の過剰含有量を示す α としては、0 (過剰 Bi が 0 モル%; Bi/Ti = 1)、0.4 (10 モル%; Bi/Ti = 1.1)、0.8 (20 モル%; Bi/Ti = 1.2)、1.2 (30 モル%; Bi/Ti = 1.2)、1.6 (40 モル%; Bi/Ti = 1.1)、2.0 (50 モル%; Bi/Ti = 1.5) と、数種類の原料溶液を準備した。これらの数種類の原料溶液においては、原料溶液中に、化学量論的組成の $\text{SrBi}_4\text{Ti}_4\text{O}_{15}$ が、0.1 モル/リットルの濃度で含まれるように、トルエンで希釈した。これらの原料溶液は、それぞれクリーンルーム内で、孔径 0.2 μm の PTFE 製シリンジフィルタによって、クリーンルーム内で洗浄済のガラス製容器内に濾過した。

【0103】

また、原料溶液とは別に、誘電体薄膜 8 を作るための基板 4 を準備した。基板 4 は、シリコン単結晶 (100) 基板であり、その基板 4 の表面に、熱酸化処理によりシリコン酸化膜である絶縁層 5 を形成した。絶縁層 5 の膜厚は、0.5 μm であった。その絶縁層 5 の表面に、Pt 薄膜から成る下部電極 6 を、スパッタリング法により 0.1 μm の厚さで形成した。基板 4 の面積は、5mm×10mm であった。

【0104】

この基板 4 を原料溶液の種類の数で準備し、それぞれをスピンコートにセットし、基板 4 における下部電極 6 の表面に、それぞれの原料溶液を 10 $\mu\text{リットル}$ ほど添加し、4000 rpm および 20 秒の条件で、スピンコートし、下部電極 6 の表面に塗布膜を形成した。それぞれの塗布膜の溶媒を蒸発させるために、150°C に設定しておいた恒温槽 (内部は空気) に基板 4 を入れ、10 分間乾燥させた。10 分後に、基板 4 を取り出し、図 1 (A) に示すように、下部電極 6 の表面の一部を露出させるように、誘電体薄膜 8 を形成することになる塗布膜の一部を拭き取った。

【0105】

次に、塗布膜を仮焼きするために、それぞれの基板 4 を、環状炉内に入れた。この環状炉では、0.3 リットル/分で酸素をフローしてあり、昇温速度 10°K/分で 400°C まで昇温し、400°C で 10 分保持後に、降温速度 10°

K/分で温度を低下させた。仮焼きでは、塗布膜を結晶化させない温度条件で行った。

【0106】

その後に、仮焼きした塗布膜の上に、再度、同じ種類の原料溶液を用いて、上述のスピンコートから仮焼きまでの工程を繰り返した。

【0107】

次に、仮焼きした膜を本焼成するために、それぞれの基板を、環状炉内に入れた。この環状炉では、5ミリリットル/分で酸素をフローしてあり、昇温速度 80°K/分 で 850°C まで昇温し、 850°C で30分保持後に、降温速度 80°K/分 で温度を低下させ、誘電体薄膜8の一部を得た。この本焼成後の誘電体薄膜8の一部の膜厚は、約100nmであった。

【0108】

その後に、この本焼成後の誘電体薄膜8の一部の上に、図2に示すように、上述した条件で、塗布、乾燥、仮焼き、塗布、乾燥、仮焼きおよび本焼成を、2回繰り返し（トータルで3回）、最終的にトータル膜厚が300nmの誘電体薄膜8を得た。

【0109】

それぞれの原料溶液に対応する誘電体薄膜8の結晶構造をX線回折（XRD）測定したところ、 $[001]$ 方位に配向していること、すなわちシリコン単結晶基板4の表面に対して垂直にc軸配向していることが確認できた。また、それぞれの誘電体薄膜について、c軸配向度F（%）を求めた。c軸配向度（%）は、測定したXRDパターンにより10～35度の範囲でLottgering法を適用して求めた。結果を、表1に示すに示す。

【0110】

次に、各誘電体薄膜8の表面に、図1（B）に示すように、 $0.1\text{mm}\phi$ のPt製上部電極10をスパッタリング法により形成し、複数種類の薄膜コンデンサのサンプルを作製した。

【0111】

得られたコンデンササンプルの電気特性（誘電率、リーク電流）および誘電率

の温度特性を評価した。

誘電率（単位なし）は、コンデンササンプルに対し、インピーダンスアナライザー（HP 4194A）を用いて、室温（25℃）、測定周波数100kHz（AC 20mV）の条件で測定された静電容量と、コンデンササンプルの電極寸法および電極間距離とから算出した。

リーク電流特性（単位はA/cm²）は、電界強度50kV/cmで測定した。

【0112】

誘電率の温度特性は、コンデンササンプルに対し、上記条件で誘電率を測定し、基準温度を25℃としたとき、-55～+150℃の温度範囲内での温度に対する誘電率の平均変化率（ $\Delta \epsilon$ ）を測定し、温度係数（ppm/℃）を算出した。これらの結果を表1に示す。

【0113】

【表1】

	Bi過剰含有量 (モル%)	Bi/Ti	Bi過剰含有量 (α)	焼成温度 ($^{\circ}\text{C}$)	膜の配向 方向	c軸配向度 (%)	リーク電流 (A/cm^2)	誘電率 (100kHz)	温度係数 (ppm/ $^{\circ}\text{C}$)
実施例1	0	1	0	850	[001]	30	5×10^{-6}	225	850
実施例1	10	1.1	0.4	850	[001]	91	1×10^{-7}	210	100
実施例1	20	1.2	0.8	850	[001]	95	1×10^{-8}	200	-90
実施例1	30	1.3	1.2	850	[001]	97	1×10^{-8}	183	-100
実施例1	40	1.4	1.6	850	[001]	98	1×10^{-8}	150	-100
実施例1	50	1.5	2	850	[001]	70	5×10^{-6}	150	700

表1に示すように、Bi過剰含有量を示す α は、 $0 < \alpha < 2.0$ の範囲、好ましくは $0.1 \leq \alpha < 2.0$ 、さらに好ましくは $0.4 \leq \alpha < 2.0$ 、特に好ましくは $0.4 \leq \alpha \leq 1.6$ の範囲であるときに、c軸配向度が向上すると共に、リーク電流が少なく、耐リーク特性に優れることが確認できた。

【0114】

また、Biの過剰含有量を、Tiとのモル比(Bi/Ti)で表した場合に、Bi/Tiが、 $1 < \text{Bi/Ti} < 1.5$ 、好ましくは $1.1 \leq \text{Bi/Ti} < 1.5$ 、さらに好ましくは $1.2 \leq \text{Bi/Ti} < 1.5$ 、特に好ましくは $1.2 \leq \text{Bi/Ti} \leq 1.4$ の範囲にあるときに、c軸配向度が向上すると共に、リーク電流が少なく、耐リーク特性に優れることが確認できた。

【0115】

また、 α は、 $0.5 \times m$ （この実施例1では、 $m=4$ ）に相当することから、その他のビスマス層状化合物においても、Biの過剰含有量が、Bi換算で、 $0 < \text{Bi} < 0.5 \times m$ モル、好ましくは $0.1 \leq \text{Bi} < 0.5 \times m$ モル、さらに好ましくは $0.4 \leq \text{Bi} < 0.5 \times m$ モル、特に好ましくは $0.4 \leq \text{Bi} \leq 0.4 \times m$ モルの範囲の場合に、c軸配向度が向上すると共に、リーク電流が少なく、耐リーク特性に優れることが予想できる。

【0116】

実施例2

ビスマスの過剰量を示すBi/Tiを1.2に固定して、本焼成時の保持温度を $650^{\circ}\text{C} \sim 950^{\circ}\text{C}$ の範囲で変化させた以外は、実施例1と同様にして、誘電体薄膜8を有するコンデンササンプルを作製し、実施例1と同様な試験を行った。結果を表2に示す。

【0117】

【表2】

	Bi過剰含有量 (モル%)	Bi/Ti	Bi過剰含有量 (α)	焼成温度 ($^{\circ}\text{C}$)	膜の配向 方向	c軸配向度 (%)	リーク電流 (A/cm^2)	誘電率	温度係数 ($\text{ppm}/^{\circ}\text{C}$)
実施例2	20	1.2	0.8	650	[001]	-	5×10^{-4}	-	-
実施例2	20	1.2	0.8	700	[001]	80	1×10^{-7}	180	350
実施例2	20	1.2	0.8	750	[001]	86	1×10^{-8}	190	300
実施例2	20	1.2	0.8	800	[001]	86	1×10^{-8}	190	200
実施例2	20	1.2	0.8	850	[001]	95	1×10^{-8}	200	-90
実施例2	20	1.2	0.8	900	[001]	91	1×10^{-8}	196	100
実施例2	20	1.2	0.8	950	[001]	90	5×10^{-6}	190	120

表2に示すように、本焼成時の温度は、好ましくは700～900℃、さらに好ましくは800～900℃の場合に、c軸配向度が向上するとともに、耐リーク特性が向上することが確認できた。

【0118】

実施例3

本実施例では、実施例1で作製された薄膜コンデンサのサンプルを用いて、周波数特性および電圧特性を評価した。

【0119】

周波数特性は、以下のようにして評価した。コンデンササンプルについて、室温（25℃）にて周波数を1kHzから1MHzまで変化させ、静電容量を測定し、誘電率を計算した結果を図4に示した。静電容量の測定にはインピーダンスアナライザー（HP4194A）を用いた。図4に示すように、特定温度下での周波数を1MHzまで変化させても、誘電率の値が変化しないことが確認できた。すなわち周波数特性に優れていることが確認された。

【0120】

電圧特性は、以下のようにして評価した。コンデンササンプルについて、特定の周波数（100kHz）下での測定電圧（印加電圧）を0.1V（電界強度5kV/cm）から5V（電界強度250kV/cm）まで変化させ、特定電圧下での静電容量を測定（測定温度は25℃）し、誘電率を計算した結果を図5に示した。静電容量の測定にはインピーダンスアナライザー（HP4194A）を用いた。図5に示すように、特定周波数下での測定電圧を5Vまで変化させても、誘電率の値が変化しないことが確認できた。すなわち電圧特性に優れていることが確認された。

【0121】

実施例4

図2に示す工程において、1回の本焼成までの塗布から仮焼の回数と、1回の本焼成までの膜厚と、本焼成の回数とを、表3に示すように変化させた以外は、実施例1と同様にして、誘電体薄膜8を有するコンデンササンプルを作製し、実施例1と同様な試験を行った。結果を表3に示す。

【 0 1 2 2 】

【表 3】

	Bi過剰含有量 (モル%)	Bi/Ti	Bi過剰含有量 (at)	1回の本焼成までの 仮焼の回数	1回の本焼成までの 膜厚 (nm)	本焼成の 回数	全膜厚 (nm)	焼成温度 (°C)	c軸配向度 (%)	リーク電流 (A/cm ²)	誘電率 (100kHz)	温度係数 (ppm/°C)
実施例4	10	1.1	0.4	1回	50	6回	300	850	80	1×10^{-7}	200	300
実施例4	10	1.1	0.4	1回	100	3回	300	850	91	1×10^{-8}	210	100
実施例4	10	1.1	0.4	2回	200	2回	400	850	85	1×10^{-8}	210	290
実施例4	10	1.1	0.4	3回	300	1回	300	850	64	8×10^{-6}	228	760

表3に示すように、焼成する前での未焼成の塗布膜の膜厚を、焼成後の膜厚が200nm以下、好ましくは10～200nmになるように、塗布、乾燥および／または仮焼きを繰り返すことで、c軸配向度が向上することが確認できた。

【0123】

【発明の効果】

以上説明してきたように、本発明によれば、c軸配向度が高く、特に耐リーク電流特性に優れた薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法を提供することができる。また本発明では、特に溶液法により形成することで、c軸配向度が高く、耐リーク電流特性に優れた誘電体薄膜を持つ薄膜容量素子を、容易に製造することができる。

【図面の簡単な説明】

【図1】 図1(A)および図1(B)は本発明の一実施形態に係る薄膜コンデンサの製造過程を示す概略断面図である。

【図2】 図2は図1に示す薄膜コンデンサの製造過程を示すフローチャート図である。

【図3】 図3は本発明の他の実施形態に係る薄膜積層コンデンサの概略断面図である。

【図4】 図4は本発明の実施例に係る薄膜コンデンサの誘電体薄膜における周波数特性を示すグラフである。

【図5】 図5は本発明の実施例に係る薄膜コンデンサの誘電体薄膜における電圧特性を示すグラフである。

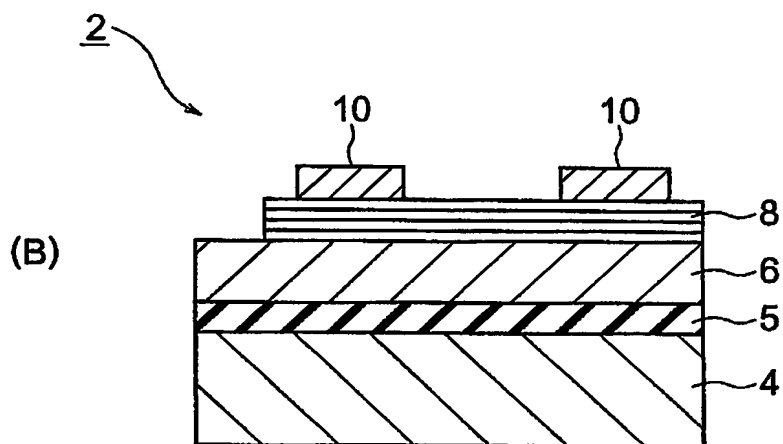
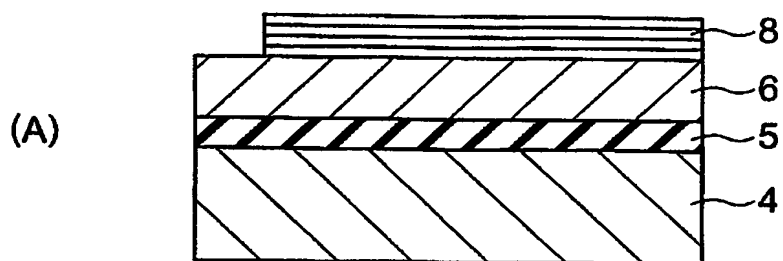
【符号の説明】

- 2… 薄膜コンデンサ
- 4… 基板
- 6… 下部電極薄膜
- 8, 8a… 誘電体薄膜
- 10… 上部電極薄膜
- 20… 積層コンデンサ

【書類名】 図面

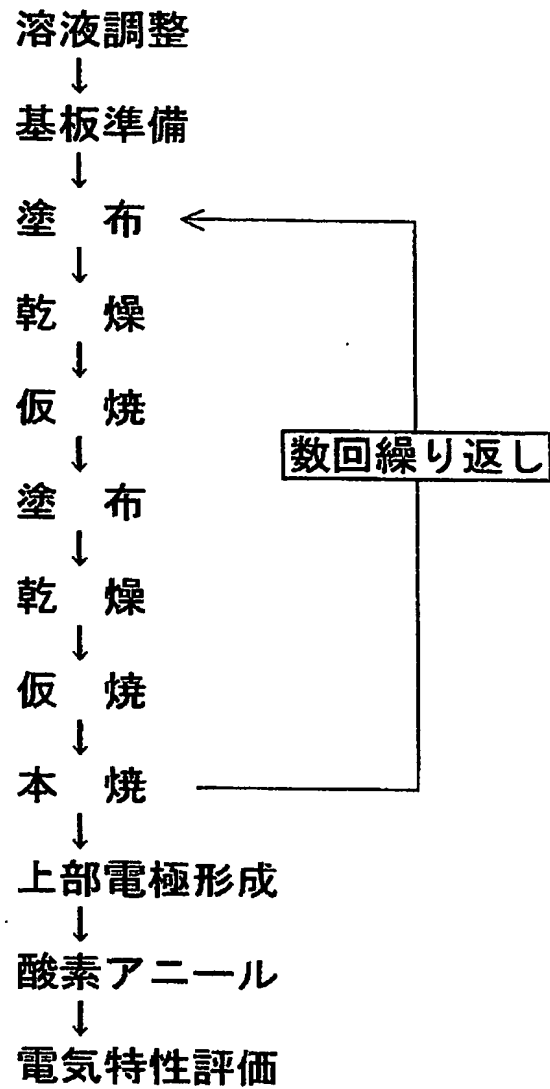
【図 1】

図 1



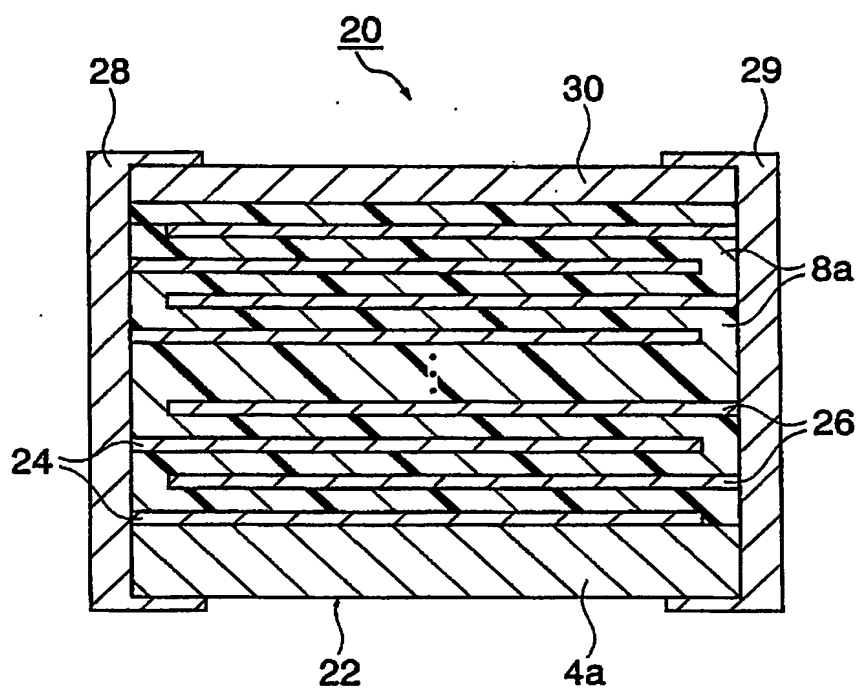
【図 2】

図 2

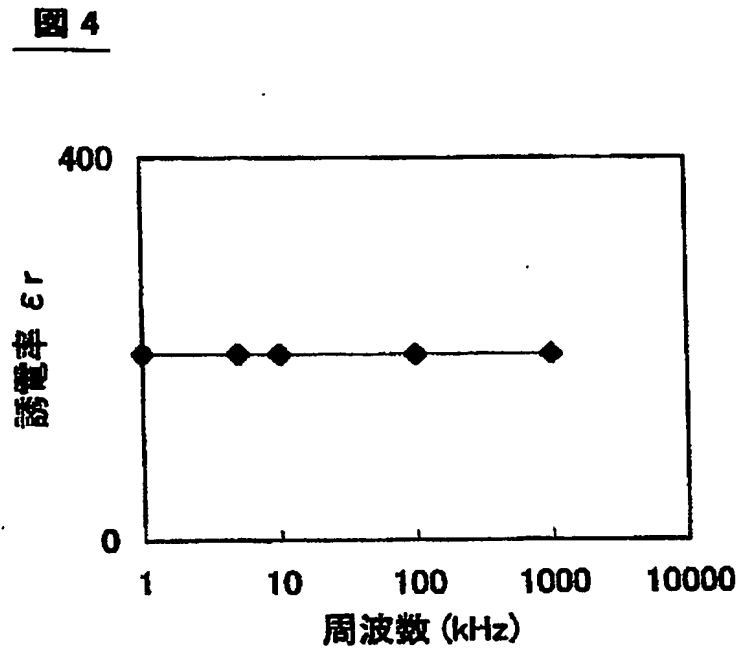


【図 3】

図 3

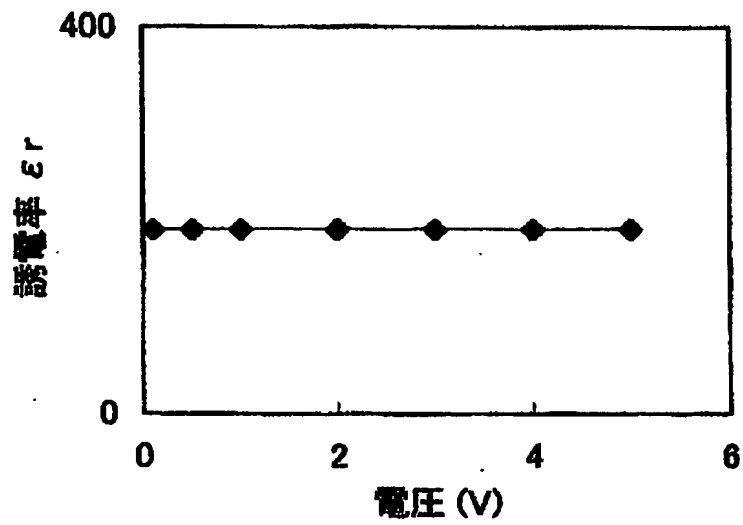


【図 4】



【図 5】

図 5



【書類名】 要約書

【要約】

【課題】 c 軸配向度が高く、特に耐リーク電流特性に優れた薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法を提供すること。

【解決手段】 c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式： $(\text{Bi}_2 \text{O}_2)^{2+} (\text{A}_{m-1} \text{B}_m \text{O}_{3m+1})^{2-}$ 、または $\text{Bi}_2 \text{A}_{m-1} \text{B}_m \text{O}_{3m+3}$ で表され、前記組成式中の記号 m が偶数、記号 A が Na、K、Pb、Ba、Sr、Ca および Bi から選ばれる少なくとも 1 つの元素、記号 B が Fe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、Mo および W から選ばれる少なくとも 1 つの元素であり、前記ビスマス層状化合物の Bi が、前記組成式： $(\text{Bi}_2 \text{O}_2)^{2+} (\text{A}_{m-1} \text{B}_m \text{O}_{3m+1})^{2-}$ 、または $\text{Bi}_2 \text{A}_{m-1} \text{B}_m \text{O}_{3m+3}$ に対して、過剰に含有してあり、その Bi の過剰含有量が、Bi 換算で、 $0 < \text{Bi} < 0.5 \times m$ モルの範囲である。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2003-012088
受付番号	50300087629
書類名	特許願
担当官	佐々木 吉正 2424
作成日	平成 15 年 1 月 27 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000003067
【住所又は居所】	東京都中央区日本橋 1 丁目 13 番 1 号
【氏名又は名称】	ティーディーケー株式会社

【代理人】

申請人

【識別番号】	100097180
【住所又は居所】	東京都千代田区猿楽町 2 丁目 1 番 1 号 桐山ビル 前田・西出国際特許事務所
【氏名又は名称】	前田 均

【代理人】

【識別番号】	100099900
【住所又は居所】	東京都千代田区猿楽町 2 丁目 1 番 1 号 桐山ビル 前田・西出国際特許事務所
【氏名又は名称】	西出 眞吾

【選任した代理人】

【識別番号】	100111419
【住所又は居所】	東京都千代田区猿楽町 2 丁目 1 番 1 号 桐山ビル 前田・西出国際特許事務所
【氏名又は名称】	大倉 宏一郎

【選任した代理人】

【識別番号】	100117927
【住所又は居所】	東京都千代田区猿楽町 2 丁目 1 番 1 号 桐山ビル
【氏名又は名称】	佐藤 美樹

次頁無

特願 2003-012088

出願人履歴情報

識別番号

[000003067]

- | | |
|----------|-------------------|
| 1. 変更年月日 | 1990年 8月30日 |
| [変更理由] | 新規登録 |
| 住 所 | 東京都中央区日本橋1丁目13番1号 |
| 氏 名 | ティーディーケー株式会社 |
| | |
| 2. 変更年月日 | 2003年 6月27日 |
| [変更理由] | 名称変更 |
| 住 所 | 東京都中央区日本橋1丁目13番1号 |
| 氏 名 | TDK株式会社 |